

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-137114

(43)Date of publication of application : 01.06.1993

(51)Int.Cl.

H04N 5/92
G11B 20/10
G11B 20/12
H04N 7/133

(21)Application number : 03-298852

(71)Applicant : MITSUBISHI ELECTRIC CORP

(22)Date of filing : 14.11.1991

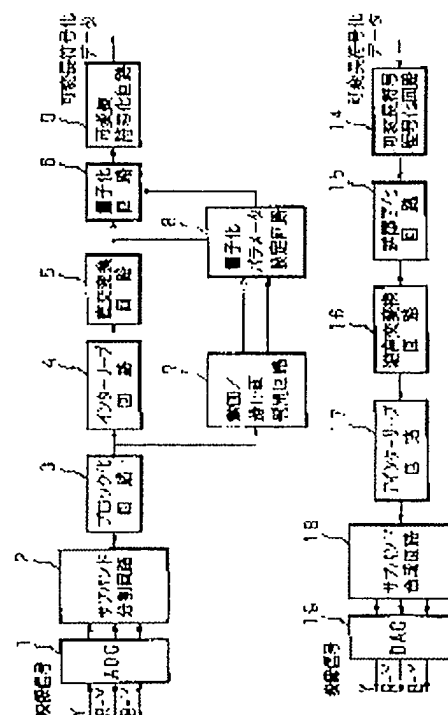
(72)Inventor : ASAMURA YOSHINORI
HONGO KIMITOSHI

(54) DIGITAL VIDEO TAPE RECORDER

(57)Abstract:

PURPOSE: To obtain a digital video tape recorder by which a satisfactory reproducing image whose contents can be sufficiently recognized is obtained even at the time of high speed reproduction.

CONSTITUTION: A conversion coefficient quantized by a quantizing circuit 6 is coded by a variable length encoding circuit 9 and a regular regenerative signal S1 is obtained. Also, a low frequency conversion coefficient in which the important component of video data is included is coded by a high speed regenerative signal encoding circuit 10 and a high speed regenerative signal S2 is obtained. Both regenerative signals are recorded separately onto a recording format. At the time of regular regeneration, the regular regenerative signal S1 is regenerated and at the time of high speed regeneration, the high speed regenerative signal S2 is regenerated.



(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平5-137114

(43)公開日 平成5年(1993)6月1日

(51)Int.Cl. ⁵	識別記号	片内整理番号	F I	技術表示箇所
H 0 4 N 5/92		H 8324-5C		
G 1 1 B 20/10		E 7923-5D		
	20/12	I 0 3 9074-5D		
H 0 4 N 7/133		Z 4228-5C		

審査請求 未請求 請求項の数4(全 19 頁)

(21)出願番号 特願平3-298852

(22)出願日 平成3年(1991)11月14日

(71)出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72)発明者 浅村 吉範

京都府長岡京市馬場園所1番地 三菱電機株式会社電子商品開発研究所内

(72)発明者 本郷 公敏

京都府長岡京市馬場園所1番地 三菱電機エンジニアリング株式会社京都事業所内

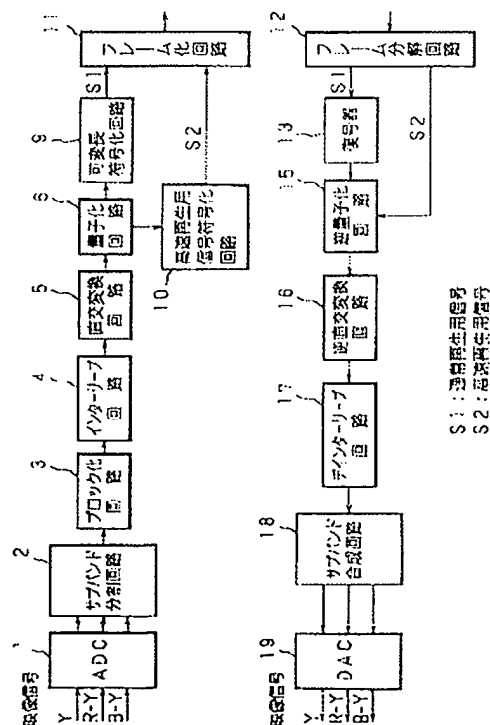
(74)代理人 弁理士 高田 守 (外1名)

(54)【発明の名称】 デジタルビデオテープレコーダ

(57)【要約】

【目的】 高速再生時においても、その内容を十分に把握できるような良好な再生画像が得られるデジタルビデオテープレコーダを提供する。

【構成】 量子化回路6にて量子化された変換係数を可変長符号化回路9にて符号化して、通常再生用信号S1を得る。また、映像データの重要な成分が含まれる低域の変換係数を高速再生用信号符号化回路10にて符号化して、高速再生用信号S2を得る。両方の再生用信号は記録フォーマット上に別々に記録する。通常再生時には通常再生用信号S1を再生し、高速再生時には高速再生用信号S2を再生する。



【特許請求の範囲】

【請求項1】 デジタル映像信号を複数のサブバンドの映像信号に分割し、各サブバンドの映像信号をブロック化し、各ブロックに直交変換を施して変換係数を得、得た変換係数を符号化し、符号化データを記録媒体に記録するデジタルビデオテープレコーダにおいて、サブバンド分割によって得られる低域のサブバンドの各ブロックにおける変換係数の一部を符号化して高速再生用符号化データを得る手段と、前記符号化データ及び前記高速再生用符号化データを前記記録媒体の異なる領域に記録する手段とを備えることを特徴とするデジタルビデオテープレコーダ。

【請求項2】 デジタル映像信号を複数のサブバンドの映像信号に分割し、各サブバンドの映像信号をブロック化し、各ブロックに直交変換を施して変換係数を得、得た変換係数を符号化し、符号化データを記録媒体に記録するデジタルビデオテープレコーダにおいて、サブバンド分割によって得られる低域のサブバンドの各ブロックにおける変換係数を低域成分と高域成分とに分離し、分離した低域成分の変換係数を符号化して第1符号化データを得、分離した高域成分の変換係数及びその他のサブバンドの各ブロックにおける変換係数を符号化して第2符号化データを得る手段と、前記第1符号化データ及び前記第2符号化データを前記記録媒体の異なる領域に記録する手段とを備えることを特徴とするデジタルビデオテープレコーダ。

【請求項3】 デジタル映像信号をブロック化し、各ブロックに直交変換を施して変換係数を得、得た変換係数を符号化し、符号化データを記録媒体に記録するデジタルビデオテープレコーダにおいて、各ブロックにおける変換係数の一部を符号化して高速再生用符号化データを得る手段と、前記符号化データ及び前記高速再生用符号化データを前記記録媒体の異なる領域に記録する手段とを備えることを特徴とするデジタルビデオテープレコーダ。

【請求項4】 デジタル映像信号をブロック化し、各ブロックに直交変換を施して変換係数を得、得た変換係数を符号化し、符号化データを記録媒体に記録するデジタルビデオテープレコーダにおいて、各ブロックにおける変換係数を低域成分と高域成分とに分離し、分離した低域成分の変換係数を符号化して第1符号化データを得、分離した高域成分の変換係数を符号化して第2符号化データを得る手段と、前記第1符号化データ及び前記第2符号化データを前記記録媒体の異なる領域に記録する手段とを備えることを特徴とするデジタルビデオテープレコーダ。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、映像信号をデジタル化して記録媒体に記録し、記録された映像データを記録

2

媒体から再生するデジタルビデオテープレコーダ（以下デジタルVTRという）に関し、特に、高速再生を行い得るデジタルVTRに関するものである。

【0002】

【従来の技術】 図1は、従来のデジタルVTRの構成を示すブロック図である。図において、1は入力されるアナログの映像信号（輝度信号（Y信号）と色差信号（R-Y信号、B-Y信号）を含む）をデジタル化するアナログ／デジタル変換器（以下、ADCという）である。デジタル化された映像信号を、サブバンド分割回路2は周波数に応じて4つの帯域に分割し、ブロック化回路3へ出力する。ブロック化回路3は、サブバンド分割回路2から出力される各帯域の信号をそれぞれ3次元のブロックに構成し、インターリーブ回路4、動画／静止画判別回路7へ順に出力する。インターリーブ回路4は各3次元のブロックを並べ変えた後、直交変換回路5へ出力する。直交変換回路5は3次元直交変換を施し、得られた直交変換係数（以下単に変換係数という）を量子化回路6、量子化パラメータ設定回路8へ出力する。動画／静止画判別回路7は、各ブロックが動画であるか静止画であるかを判別し、その判別結果を量子化パラメータ設定回路8へ出力する。量子化パラメータ設定回路8は、この判別結果と直交変換回路5からの変換係数等に基づいて、量子化回路6における量子化パラメータを設定し、それを量子化回路6へ出力する。量子化回路6は、量子化パラメータ設定回路8にて設定された量子化パラメータに従って、直交変換回路5からの変換係数を量子化し、量子化した変換係数を可変長符号化回路9へ出力する。可変長符号化回路9は量子化回路6の出力を可変長符号化し、得られる可変長符号化データを、記録媒体に記録すべく出力する。

【0003】 次に、再生系の構成について説明する。14は、記録媒体に記録された可変長符号化データを復号化する可変長符号復号化回路であり、可変長符号復号化回路14は、可変長符号化回路9の逆変換を行い、復号化データを逆量子化回路15へ出力する。逆量子化回路15は、可変長符号復号化回路14の出力を量子化パラメータに従って伸長し、逆量子化後の変換係数を逆直交変換回路16へ出力する。逆直交変換回路16は、逆量子化回路15の出力に逆直交変換を施し、逆直交変換後のデータをデインターリーブ回路17へ出力する。デインターリーブ回路17は各ブロックを元の配列に並べ直した後、サブバンド合成回路18へ出力する。デインターリーブ回路17から出力される各成分を、サブバンド合成回路18は合成し、合成したデータをデジタル／アナログ変換器（以下、DACという）19へ出力する。DAC19は、サブバンド合成回路18から出力されるデジタル映像信号を元のアナログ映像信号に変換する。

【0004】 図2は、サブバンド分割回路2の内部構成を示すブロック図である。図中20、27、28は、夫々AD

C1から出力されるY信号、R-Y信号、B-Y信号が
入力されるY信号サブバンド分割回路、R-Y信号サブ
バンド分割回路、B-Y信号サブバンド分割回路であ
る。これらの各分割回路20、27、28の内部構成はすべて
同じであり、図2ではY信号サブバンド分割回路20の内
部構成のみを図示している。Y信号サブバンド分割回路
20は、垂直低域通過フィルタ（垂直LPF）21と、垂直高
域通過フィルタ（垂直HPF）22と、垂直LPF 21、垂直HP
F 22からの出力を、垂直方向の画素数が1/2になるよ
うにサンプリングする垂直2：1サブサンプリング回路
23a、23bと、水平低域通過フィルタ（水平LPF）24a、2
4bと、水平高域通過フィルタ（水平HPF）25a、25bと、
水平LPF 24a、水平HPF 25a、水平LPF 24b、水平HPF 25b
からの出力を、水平方向の画素数が1/2になるように
サンプリングする水平2：1サブサンプリング回路26a、
26b、26c、26dとから構成されている。

【0005】次に、動作について説明する。

【0006】一般に映像信号を圧縮するには、輝度信号
と色信号とを独立に取り扱うことが多い。そこで、映像
信号が輝度信号（Y信号）と色差信号（R-Y信号、B
-Y信号）との形式にてADC1に入力されて、ディジ
タル映像信号に変換される。この時のサンプリング周波
数は、輝度信号が13.5 MHz、色差信号が6.75 MHzとし、
1フィールドの有効画面を各々水平704画素×240ライ
ン、352画素×240ラインとしておく。デジタル化され
た映像信号は、サブバンド分割回路2において、各フ
ィールド毎に例えば図3（a）、（b）に示すようなL
L、HL、LH、HHの4つの周波数帯域（サブバン
ド）に分割される。

【0007】このサブバンド分割回路2の動作を図2に
従って説明する。入力されたY信号はY信号サブバン
ド分割回路20において、4つの帯域に分割される。入力
されたY信号は図4（a）のような周波数特性を持つ垂直
LPF 21において、帯域制限された後、垂直2：1サブサ
ンプリング回路23aにおいて、垂直方向の画素数が1/
2に間引かれる。垂直2：1サブサンプリング回路23a
の出力は、図4（c）のような周波数特性を持つ水平LP
F 24aに通され、水平2：1サブサンプリング回路26a
において、水平方向の画素数が1/2に間引かれる。こ
の水平2：1サブサンプリング回路26aの出力は、図3
（a）のLLの帯域の信号であり、画素数は入力信号の
1/4となっている。一方、垂直2：1サブサンプリ
ング回路23aの出力は、図4（d）のような周波数特性を
持つ水平HPF 25aにも入力され、水平2：1サブサン
プリング回路26bにおいて、水平方向の画素数が1/2に
間引かれる。この水平2：1サブサンプリング回路26b
の出力は、図3（a）のHLの帯域の信号であり、画素
数は入力信号の1/4となっている。Y信号は図4

（b）のような周波数特性を持つ垂直HPF 22にも入力
される。この垂直HPF 22の出力は垂直2：1サブサンプリ

ング回路23bにおいて、垂直方向の画素数が1/2に間
引かれる。垂直2：1サブサンプリング回路23bの出力
は、図4（c）のような周波数特性を持つ水平LPF 24b
において帯域制限された後、水平2：1サブサンプリ
ング回路26cにおいて、水平方向の画素数が1/2に間引
かれる。この水平2：1サブサンプリング回路26cの出
力は、図3（a）のLHの帯域の信号であり、画素数は
入力信号の1/4となっている。一方、垂直2：1サブ
サンプリング回路23bの出力は、図4（d）のような周
波数特性を持つ水平HPF 25bにも入力され、水平2：1
サブサンプリング回路26dにおいて、水平方向の画素数
が1/2に間引かれる。この水平2：1サブサンプリ
ング回路26dの出力は、図3（a）のHHの帯域の信号で
あり、画素数は入力信号の1/4となっている。

【0008】このように、Y信号サブバンド分割回路20
において、Y信号は4つの帯域LL、HL、LH、HH
に分割され、各サブバンドが出力される。

【0009】入力されたR-Y信号はR-Y信号サブバ
ンド分割回路27において、図3（b）に示したような4
つの帯域LL、HL、LH、HHに分割される。また、
入力されたB-Y信号はB-Y信号サブバンド分割回路
28において、図3（b）に示したような4つの帯域L
L、HL、LH、HHに分割される。これらのR-Y信号
サブバンド分割回路27及びB-Y信号サブバンド分割
回路28の動作は、Y信号サブバンド分割回路20の動作と
同様である。

【0010】サブバンド分割されたY信号、R-Y信
号、B-Y信号はブロック化回路3において、直交変換
回路5における直交変換に対応した単位の数個のブロッ
クに分割される。例えば、Y信号を水平8画素×2×垂
直8ライン、R-Y信号、B-Y信号を水平8画素×垂
直8ライン単位にブロック分けすると、図5に示すよう
に水平22×垂直15の330のブロックに分割される。サブ
バンド分割されブロック化された各信号を、Y信号、R
-Y信号、B-Y信号の2次元サブバンドブロックと呼
ぶ。各々の2次元サブバンドブロックは8フィールド分
が蓄積され、水平8画素×垂直8ライン×8フィールド
の、つまり水平軸、垂直軸、時間軸を有する3次元サブ
バンドブロック構成にまとめられる。

【0011】このような3次元サブバンドブロックは、
信号伝送時に受ける信号欠落の危険性を分散させるため
に、インターリーブ回路4にて隣合うブロックが極力隣
合わないようにならべ変えられた後、直交変換回路5にお
いて変換符号化の一種である3次元離散コサイン変換

（DCT：Discrete Cosine Transform）が施され、D
CT係数に変換される。3次元サブバンドブロック単位
にて得られたDCT係数は量子化回路6にてその情報量
に応じた量子化条件の下で量子化され、情報量の均一化
が図られる。

【0012】図6は時間軸方向のDCT係数のパワー分

布を示す。図6(a)は動画の場合を示しており、各係数は何れもパワーを有しており情報量は多いことがわかる。図6(b)は静止画の場合を示しており、ゼロ番目(直流成分)を除く偶数番目の係数がゼロであり、奇数番目の係数のパワーも小さいので情報量は少ないことがわかる。基本的に静止画では時間軸方向に情報変化はないはずであるが、NTSC方式のテレビジョン信号はインターレースされて2フィールドで1画面(1フレーム)が構成されているので、このインターレースにより空間的変位が時間的変位に変換され、奇数番目の係数のパワーが現れる。これは、DCTの基底ベクトルの次数と関係がある。

【0013】例えば、量子化レベルが10.5 bit相当のDCT係数(11 bit)に対して量子化係数1/2を乗ずれば9.5 bit相当の量子化レベルが得られ、平方根2を乗ずれば11.0 bit相当の量子化レベルが得られる。静止画の場合は情報量が少ないので量子化係数を大きくして情報をできるだけ多く伝送し、微細な映像情報も伝送できるようにする。動画の場合は情報量が多くすべての情報を伝送しきれないときがあるので、量子化係数を小さくして微細な映像情報を落として情報量の削減を図る。また、サブバンド分割により得られた図3に示すL.L., L.H., H.L., H.H.帯域のうちH.H.帯域、またはL.H., H.L.帯域の成分における量子化係数をゼロとするサブバンド除去も行われることがある。なお、動画に対しては人間の目の周波数特性は鈍くなるので、このような量子化は現実に対応している。以上のような量子化回路6における量子化係数の設定、サブバンドの高周波帯域成分の削減等の量子化パラメータは、ブロック化回路3から出力されるサブバンドブロックのL.L.帯域の成分のフレーム間相関を用いて動画/静止画判別回路7にて得られたサブバンドブロック単位の判別結果または直交変換回路5にて得られるDCT係数の偶数番目のパワーに基づいて量子化パラメータ設定回路8にて設定される。なお、量子化パラメータの設定はサブバンドまたはDCT係数の情報量に基づいてもなされる。

【0014】量子化回路6にて量子化されたDCT係数は、ハフマン符号などを用いて可変長符号化回路9にて可変長符号化されて、情報量の圧縮がなされる。可変長符号化されたDCT係数は例えばデジタルVTRの場合、図6に示すように330の映像ブロックが伝送単位としての記録トラック16本に割り付けられる。従って、各々の記録トラックに所定の映像ブロックのすべての可変長符号が収納されるように、量子化パラメータは設定されなければならない。

【0015】再生系(復号化側)では記録系(符号化側)と全く逆の過程をたどる。すなわち、上記のように符号化されたデータが可変長符号復号化回路14に入力されて復号化された後、逆量子化回路15にて逆量子化され、元の3次元DCT係数に復元される。このDCT係

数は逆直交変換回路16において逆DCTが施されて元のサブバンドブロックに復元される。復元されたサブバンドブロックは、デインターリーブ回路17にて元の配列に並び変えられた後、サブバンド合成回路18において合成される。合成されたデジタル映像信号はDAC19においてアナログ信号に変換され、元の映像信号が出力される。

【0016】

【発明が解決しようとする課題】従来のデジタルVTRは以上のように構成されていて、数フィールド分の映像データがブロック単位にて可変長符号化され、その符号化データが記録トラック上に記録されており、高速再生を行う際にはこの記録トラック上の一部の映像データしか再生できないので、非常に高速な再生を行う際にはその再生画像を判別できないという問題がある。

【0017】本発明な斯かる事情に鑑みてなされたものであり、高速再生時にあってもその内容を十分に把握できる再生画像を得ることが可能であるデジタルVTRを提供することを目的とする。

【0018】

【課題を解決するための手段】本発明に係るデジタルVTRは、変換係数の一部分を符号化して得られる高速再生用の符号化データを、通常再生用の符号化データとは別に記録する手段を備え、高速再生時にはこの高速再生用の符号化データを再生するように構成したことを特徴とする。

【0019】第1発明では、サブバンド分割によって得られる低域のサブバンドの各ブロックに対する変換係数の一部分を高速再生用のデータとして記録する構成である。第2発明では、サブバンド分割によって得られる低域のサブバンドの各ブロックに対する変換係数の低域成分を高速再生用のデータとして記録する構成である。第3発明では、ブロック化によって得られる各ブロックに対する変換係数の一部分を高速再生用のデータとして記録する構成である。第4発明では、ブロック化によって得られる各ブロックに対する変換係数の低域成分を高速再生用のデータとして記録する構成である。

【0020】

【作用】第1、第3発明のデジタルVTRでは、高速再生用符号化データを通常再生用の符号化データとは別に記録しておき、高速再生時にはこの高速再生用符号化データを再生し、通常再生時にはこの通常再生用のデータを再生する。

【0021】第2、第4発明のデジタルVTRでは、高速再生用の符号化データである第1符号化データを第2符号化データとは別に記録しておき、高速再生時にはこの第1符号化データを再生し、通常再生時にはこの第1符号化データ及び第2符号化データを再生する。

【0022】

【実施例】以下、本発明をその実施例を示す図面に基づ

いて具体的に説明する。

【0023】(第1実施例)図8は第1実施例によるデジタルVTRの構成を示すブロック図である。図において、1は入力されるアナログの映像信号(輝度信号(Y信号)と色差信号(R-Y信号、B-Y信号)とを含む)をデジタル化するADCである。デジタル化されたビデオ信号を、サブバンド分割回路2は周波数に応じて4つの帯域に分割し、ブロック化回路3へ出力する。ブロック化回路3は、サブバンド分割回路2から出力される各帯域の信号をそれぞれ2次元のブロック(8画素×8ラインのブロック)に構成し、インターリーブ回路4へ順に出力する。インターリーブ回路4は各2次元のブロックを並べ変えた後、直交変換回路5へ出力する。直交変換回路5は直交変換を施し、得られた変換係数を量子化回路6へ出力する。量子化回路6は、直交変換回路5の出力を量子化し、量子化後の変換係数を可変長符号化回路9及び高速再生用信号符号化回路10へ出力する。可変長符号化回路9は量子化回路6の出力をすべて可変長符号化し、得られる可変長符号化データを通常再生用信号S1としてフレーム化回路11へ出力する。一方、高速再生用信号符号化回路10は、量子化回路6の出力の重要な成分のみを可変長符号化し、得られる可変長符号化データを高速再生用信号S2としてフレーム化回路11へ出力する。フレーム化回路11は、入力される各信号を別々に記録トラックに記録する。

【0024】次に、再生系の構成について説明する。12は、記録トラックに記録された通常再生用信号S1と高速再生用信号S2とを分解するフレーム分解回路であり、夫々の信号を別々に復号器13へ出力する。復号器13は、再生の状況に応じて一方の信号を選択し、それを復号化した後、復号化データを逆量子化回路15へ出力する。逆量子化回路15は、復号器13の出力を量子化パラメータに従って伸長し、逆量子化後の変換係数を逆直交変換回路16へ出力する。逆直交変換回路16は、逆量子化回路15の出力に逆直交変換を施し、逆直交変換後のデータをデインターリーブ回路17へ出力する。デインターリーブ回路17は各ブロックを元の配列に並べ直した後、サブバンド合成回路18へ出力する。デインターリーブ回路17から出力される各成分を、サブバンド合成回路18は合成し、合成したデータをDAC19へ出力する。DAC19は、サブバンド合成回路18から出力されるデジタル映像信号を元のアナログ映像信号に変換する。

【0025】なお、サブバンド分割回路2の内部構成は、図2に示す従来例と同じであるので、その説明は省略する。

【0026】次に、動作について説明する。

【0027】アナログの映像信号が輝度信号(Y信号)と色差信号(R-Y信号、B-Y信号)との形式にてADC1に入力されて、デジタル映像信号に変換された後、サブバンド分割回路2において、各フィールド毎に

例えば図3に示すようなL.L、H.L、L.H、H.Hの4つの周波数帯域(サブバンド)に分割される。なお、このサブバンド分割回路2における動作は、前述した従来例の場合と同じであるので、その説明は省略する。サブバンド分割されたY信号、R-Y信号、B-Y信号はブロック化回路3において、例えば、水平8画素×垂直8ラインにブロック化される。ここで、Y信号の水平方向に隣合う2つのブロックとこの2つのブロックに対応するR-Y信号、B-Y信号のブロックをまとめてサブバンドブロックと呼ぶと、具体的には、ブロック化回路3において、1フィールド分の映像データは、図5に示すように水平22×垂直15の330のサブバンドブロックに分割される。

【0028】サブバンド分割されブロック化された映像データは、信号伝送時に受ける信号欠落の危険性を分散させるために、インターリーブ回路4にて隣合うブロックが極力隣合わないよう並べ変えられる、所謂インターリーブ処理が施される。インターリーブ回路4の出力は、直交変換回路5において直交変換が施される。直交変換としては、例えば離散コサイン変換(DCT)を用いる。得られた変換係数は、量子化回路6にて、夫々の各サブバンドに適した量子化が施される。量子化回路6にて量子化された変換係数は、可変長符号化回路9にて可変長符号化されて、その符号化データは通常再生用信号S1としてフレーム化回路11へ出力される。

【0029】ところで、高速再生を行う場合には、再生画像の内容を把握することができれば十分である。従って、映像データの重要な成分のみを符号化して記録し、高速再生時にこの重要な成分のみを復号化して再生すれば、再生画像の内容を十分に把握できる。サブバンド4分割された映像信号の低域成分(L.L帯域)には、映像データの重要な成分が含まれている。また、各L.L帯域を直交変換した低域成分ほど映像データの重要な成分が含まれている。よって、低域成分だけを用いて再生画像を作成してもその内容を十分に把握できる。本実施例では、図9に示すように、Y信号、R-Y信号、B-Y信号のL.L帯域の変換係数の中で低域成分の6個の変換係数のみを、高速再生用信号符号化回路10にて可変長符号化し、得られる符号化データを高速再生用信号S2としてフレーム化回路11へ出力する。

【0030】フレーム化回路11では、ブロック単位にて出力される可変長符号化回路9からの通常再生用信号S1及び高速再生用信号符号化回路10からの高速再生用信号S2がフィールド単位でバッファメモリに蓄えられ、1フィールド分の映像データに対して誤り訂正符号化処理が施され、同期信号が付加されて2トラック分の情報量で出力される。そして、図10に示すように、通常再生用信号と高速再生用信号とが夫々1フィールド分まとめて別々の領域に記録される。フレーム化回路11の出力は、デジタル回路等の伝送路に送出され、この出力倍

号が記録アンプ、回転トランスを介して回転ヘッドに供給される。

【0031】再生系（復号化側）では記録系（符号化側）と全く逆の過程をたどる。まず、記録されている通常再生用信号S1と高速再生用信号S2とが、フレーム分解回路12によりエラー訂正処理を施された後、復号器13へ出力される。復号器13では、通常再生の場合には通常再生用信号S1が選択され、高速再生の場合には高速再生用信号S2が選択され、選択された信号が復号化される。復号化されたデータは、逆量子化回路15にて逆量子化されて、元の2次元変換係数に復元される。この変換係数は逆直交変換回路16において逆直交変換が施されて元のサブバンドブロックに復元される。復元されたサブバンドブロックは、デインターリーブ回路17にて元の配列に並べ直された後、サブバンド合成回路18において合成される。合成されたデジタル映像信号はDAC19においてアナログ信号に変換され、元の映像信号が出力される。

【0032】なお、Y信号、R-Y信号、B-Y信号のLL帯域の変換係数の中で低域成分の6個を可変長符号化したデータを高速再生用信号としたが、必ずしも6個である必要はなく、1個以上の変換係数を符号化すればよい。また、1フィールド分のデータを2トラックに記録したが、必ずしも2トラックである必要はなく、更にフィールド単位にて記録する必要もない。

【0033】（第2実施例）上述の第1実施例では、通常再生用信号と高速再生用信号とを別々に符号化しているが、高速再生用信号を通常再生用信号の一部として符号化し、符号化した高速再生用信号を記録トラック上の一部分にまとめて記録することも可能である。このように構成した例が、本発明の第2実施例である。

【0034】図11は第2実施例のデジタルVTRの構成を示すブロック図であり、図中、図8と同番号を付した部分は同一部分を示している。図中40は、量子化回路6からの出力を符号化し、高域成分と低域成分とに分けてフレーム化回路41へ出力する符号化回路である。フレーム化回路41は、入力された高域成分と低域成分とを別々の領域に記録する。また、42は、記録されたデータを高域成分と低域成分とに分けて別々に出力するフレーム分解回路であり、43は、フレーム分解回路42の出力を復号化する復号器である。

【0035】次に、動作について説明する。

【0036】ADC1から量子化回路6までの動作は、第1実施例と同じであるので、その説明を省略する。量子化回路6から符号化回路40へ量子化された変換係数が出力される。符号化回路40では、入力される変換係数の中で図9に示すようなLL帯域の低域成分の6個のデータが符号化されて低域成分が得られるとともに、LL帯域の残りの高域成分のデータとLH、HL、HH帯域のデータとが符号化されて高域成分が得られる。得られた

低域成分及び高域成分は、フレーム化回路41へ出力される。フレーム化回路41では、ブロック単位にて出力される符号化回路40からの低域成分及び高域成分がフィールド単位でバッファメモリに蓄えられ、1フィールド分の映像データに対して誤り訂正符号化処理が施され、同期信号が付加されて2トラック分の情報量で出力される。そして、図12に示すように、各ブロックの低域成分と高域成分とが夫々1フィールド分まとめて別々の領域に記録される。フレーム化回路41の出力は、デジタル回路等の伝送路に送出され、この出力信号が記録アンプ、回転トランスを介して回転ヘッドに供給される。

【0037】再生系（復号化側）では記録系（符号化側）と全く逆の過程をたどる。まず、記録されている低域成分と高域成分とが、フレーム分解回路42によりエラー訂正処理を施された後、復号器43へ出力される。復号器43では、通常再生の場合には低域成分と高域成分とがすべて復号化され、高速再生の場合には低域成分のみが復号化される。復号化されたデータは、逆量子化回路15へ出力される。以下の動作は第1実施例と同じであるので、その説明を省略する。この第2実施例では、高速再生時には低域成分が記録されている領域のみを再生して高速再生用の再生画像が得られ、通常再生時には低域成分が記録されている領域と高域成分が記録されている領域とをすべて再生して通常再生用の再生画像が得られる。

【0038】なお、Y信号、R-Y信号、B-Y信号のLL帯域の変換係数の中で低域成分の6個を符号化したデータを高速再生用の低域成分としたが、必ずしも6個である必要はなく、1個以上の変換係数を符号化すればよい。また、1フィールド分のデータを2トラックに記録したが、必ずしも2トラックである必要はなく、更にフィールド単位にて記録する必要もない。

【0039】（第3実施例）上述した第1実施例では、入力された映像信号をデジタル化した後サブバンド分割を行っているが、必ずしもサブバンド分割を行う必要はなく、デジタルの映像信号をそのままブロック化しても良い。このようにした例が、第3実施例である。

【0040】図13は、第3実施例のデジタルVTRの構成を示すブロック図であり、図8と同番号を付した部分は同一部分を示している。図中31は、ADC1の出力であるデジタルの映像信号をブロック化するブロック化回路であり、ブロック単位の映像データをインターリーブ回路4へ出力する。また、32は直交変換回路5の出力である変換係数を量子化する量子化回路であり、量子化した変換係数を可変長符号化回路33及び高速再生用信号符号化回路34へ出力する。可変長符号化回路33は量子化回路32の出力をすべて可変長符号化し、得られる可変長符号化データを通常再生用信号S1としてフレーム化回路35へ出力する。一方、高速再生用信号符号化回路34は、量子化回路32の出力の重要な成分のみを可変長符号

化し、得られる可変長符号化データを高速再生用信号S2としてフレーム化回路35へ出力する。フレーム化回路35は、入力される各信号を別々に記録トラックに記録する。更に、36は、記録トラックに記録された通常再生用信号S1と高速再生用信号S2とを分解するフレーム分解回路であり、夫々の信号を別々に復号器37へ出力する。復号器37は、再生の状況に応じて一方の信号を選択し、それを復号化した後、復号化データを逆量子化回路38へ出力する。逆量子化回路38は、復号器37の出力を量子化パラメータに従って伸長し、逆量子化後の変換係数を逆直交変換回路16へ出力する。

【0041】次に、動作について説明する。

【0042】アナログの映像信号が輝度信号(Y信号)と色差信号(R-Y信号、B-Y信号)との形式にてADC1に入力されて、デジタル映像信号に変換される。デジタル化されたY信号、R-Y信号、B-Y信号はブロック化回路31において、例えば、水平8画素×垂直8ラインにブロック化される。ここで、Y信号の水平方向に隣合う2つのブロックとこの2つのブロックに対応するR-Y信号、B-Y信号のブロックをまとめてサブブロックと呼ぶと、具体的には、ブロック化回路31において、1フィールド分の映像データは、水平44×垂直30の1320のサブブロックに分割される。

【0043】ブロック化された映像データは、信号伝送時に受ける信号欠落の危険性を分散させるために、インターリーブ回路4にて隣合うブロックが極力隣合わないようサブブロック単位にて並べ変えられる。インターリーブ回路4の出力は、直交変換回路5において直交変換が施される。直交変換としては、例えば離散コサイン変換(DCT)を用いる。得られた変換係数は、量子化回路32にて、夫々の各信号に適した量子化が施される。量子化回路32にて量子化された変換係数は、可変長符号化回路33にて可変長符号化されて、その符号化データは通常再生用信号S1としてフレーム化回路35へ出力される。

【0044】ところで、高速再生を行う場合には、再生画像の内容を把握することができれば十分である。従って、映像データの重要な成分のみを符号化して記録し、高速再生時にこの重要な成分のみを復号化して再生すれば、再生画像の内容を十分に把握できる。映像データを直交変換した場合、変換係数の低域成分ほど映像データの重要な成分が含まれている。よって、低域成分だけを用いて再生画像を作成してもその内容を十分に把握できる。本実施例では、図14に示すように、Y信号、R-Y信号、B-Y信号の変換係数の中で低域成分の3個の変換係数のみを、高速再生用信号符号化回路34にて可変長符号化し、得られる符号化データを高速再生用信号S2としてフレーム化回路35へ出力する。

【0045】フレーム化回路35では、ブロック単位にて出力される可変長符号化回路33からの通常再生用信号S

1及び高速再生用信号符号化回路34からの高速再生用信号S2がフィールド単位でバッファメモリに蓄えられ、1フィールド分の映像データに対して誤り訂正符号化処理が施され、同期信号が付加されて2トラック分の情報量で出力される。そして、図10に示すように、通常再生用信号と高速再生用信号とが夫々1フィールド分まとめて別々の領域に記録される。フレーム化回路35の出力は、デジタル回路等の伝送路に送出され、この出力信号が記録アンプ、回転トランスを介して回転ヘッドに供給される。

【0046】再生系(復号化側)では記録系(符号化側)と全く逆の過程をたどる。まず、記録されている通常再生用信号S1と高速再生用信号S2とが、フレーム分解回路36によりエラー訂正処理を施された後、復号器37へ出力される。復号器37では、通常再生の場合には通常再生用信号S1が選択され、高速再生の場合には高速再生用信号S2が選択され、選択された信号が復号化される。復号化されたデータは、逆量子化回路38にて逆量子化されて、元の2次元変換係数に復元される。この変換係数は逆直交変換回路16において逆直交変換が施されて元のサブブロックに復元される。復元されたサブブロックは、デインターリーブ回路17にて元の配列に並べ直された後、DAC19においてアナログ信号に変換され、元の映像信号が出力される。

【0047】なお、Y信号、R-Y信号、B-Y信号の変換係数の中で低域成分の3個を可変長符号化したデータを高速再生用信号としたが、必ずしも3個である必要はなく、1個以上の変換係数を符号化すればよい。また、1フィールド分のデータを2トラックに記録したが、必ずしも2トラックである必要はなく、更にフィールド単位にて記録する必要もない。

【0048】(第4実施例) 上述の第3実施例では、通常再生用信号と高速再生用信号とを別々に符号化しているが、高速再生用信号を通常再生用信号の一部として符号化し、符号化した高速再生用信号を記録トラック上の一部分にまとめて記録することも可能である。このように構成した例が、本発明の第4実施例である。

【0049】図15は第4実施例のデジタルVTRの構成を示すブロック図であり、図中、図13と同番号を付した部分は同一部分を示している。図中44は、量子化回路32からの出力を符号化し、高域成分と低域成分とに分けてフレーム化回路45へ出力する符号化回路である。フレーム化回路45は、入力された高域成分と低域成分とを別々の領域に記録する。また、46は、記録されたデータを高域成分と低域成分とに分解して別々に出力するフレーム分解回路であり、47は、フレーム分解回路46の出力を復号化する復号器である。

【0050】次に、動作について説明する。

【0051】ADC1から量子化回路32までの動作は、第3実施例と同じであるので、その説明を省略する。量

10

20

30

40

50

量子化回路6から符号化回路40へ量子化された変換係数が出力される。符号化回路40では、入力される変換係数の中で図14に示すような低域成分の3個のデータが符号化されて低域成分が得られるとともに、残りのデータが符号化されて高域成分が得られる。得られた低域成分及び高域成分は、フレーム化回路45へ出力される。フレーム化回路45では、ブロック単位にて出力される符号化回路44からの低域成分及び高域成分がフィールド単位でバッファメモリに蓄えられ、1フィールド分の映像データに対して誤り訂正符号化処理が施され、同期信号が付加されて2トラック分の情報量で出力される。そして、図12に示すように、各ブロックの低域成分と高域成分とが夫々1フィールド分まとめて別々の領域に記録される。フレーム化回路45の出力は、デジタル回路等の伝送路に送出され、この出力信号が記録アンプ、回転トランスを介して回転ヘッドに供給される。

【0052】再生系（復号化側）では記録系（符号化側）と全く逆の過程をたどる。まず、記録されている低域成分と高域成分とが、フレーム分解回路46によりエラー訂正処理を施された後、復号器47へ出力される。復号器47では、通常再生の場合には低域成分と高域成分とがすべて復号化され、高速再生の場合には低域成分のみが復号化される。復号化されたデータは、逆量子化回路38へ出力される。以下の動作は第3実施例と同じであるので、その説明を省略する。

【0053】なお、Y信号、R-Y信号、B-Y信号の変換係数の中で低域成分の3個を符号化したデータを高速再生用の低域成分としたが、必ずしも3個である必要はなく、1個以上の変換係数を符号化すればよい。また、1フィールド分のデータを2トラックに記録したが、必ずしも2トラックである必要はなく、更にフィールド単位にて記録する必要もない。

【0054】

【発明の効果】以上詳述したように、本発明のデジタルVTRでは、変換係数の中で重要な成分だけを符号化し、その符号化データを高速再生用として記録しておき、高速再生時にはこの高速再生用の符号化データを再生するように構成したので、高速再生時にあっても再生画像の内容を十分に把握することができる。

【図面の簡単な説明】

【図1】従来のデジタルVTRの構成を示すブロック図である。

【図2】デジタルVTRにおけるサブバンド分割回路の内部構成を示すブロック図である。

【図3】映像信号のサブバンド分割を示す図である。

【図4】映像信号のサブバンド分割に用いる各種フィルタの周波数特性を示す図である。

【図5】画素のブロック分割を説明するための図である。

【図6】動画と静止画とにおけるDCT係数のパワー分

布を示す図である。

【図7】デジタルVTRにおける記録トラックと映像ブロックとの割り付けを説明するための図である。

【図8】本発明のデジタルVTRの第1実施例の構成を示すブロック図である。

【図9】第1実施例における高速再生用信号の符号化を説明するための図である。

【図10】第1実施例における高速再生用信号と通常再生用信号とをトラックに記録する際のフォーマットを説明するための図である。

【図11】本発明のデジタルVTRの第2実施例の構成を示すブロック図である。

【図12】第2実施例における高速再生用信号と通常再生用信号とをトラックに記録する際のフォーマットを説明するための図である。

【図13】本発明のデジタルVTRの第3実施例の構成を示すブロック図である。

【図14】第3実施例における高速再生用信号の符号化を説明するための図である。

【図15】本発明のデジタルVTRの第4実施例の構成を示すブロック図である。

【符号の説明】

1 アナログ／デジタル変換器（ADC）

2 サブバンド分割回路

3 ブロック化回路

4 インターリーブ回路

5 直交変換回路

6 量子化回路

9 可変長符号化回路

10 高速再生用信号符号化回路

11 フレーム化回路

12 フレーム分解回路

13 復号器

15 逆量子化回路

16 逆直交変換回路

17 デインターリーブ回路

18 サブバンド合成回路

19 デジタル／アナログ変換器（DAC）

32 量子化回路

33 可変長符号化回路

34 高速再生用信号符号化回路

35 フレーム化回路

36 フレーム分解回路

37 復号器

38 逆量子化回路

40 符号化回路

41 フレーム化回路

42 フレーム分解回路

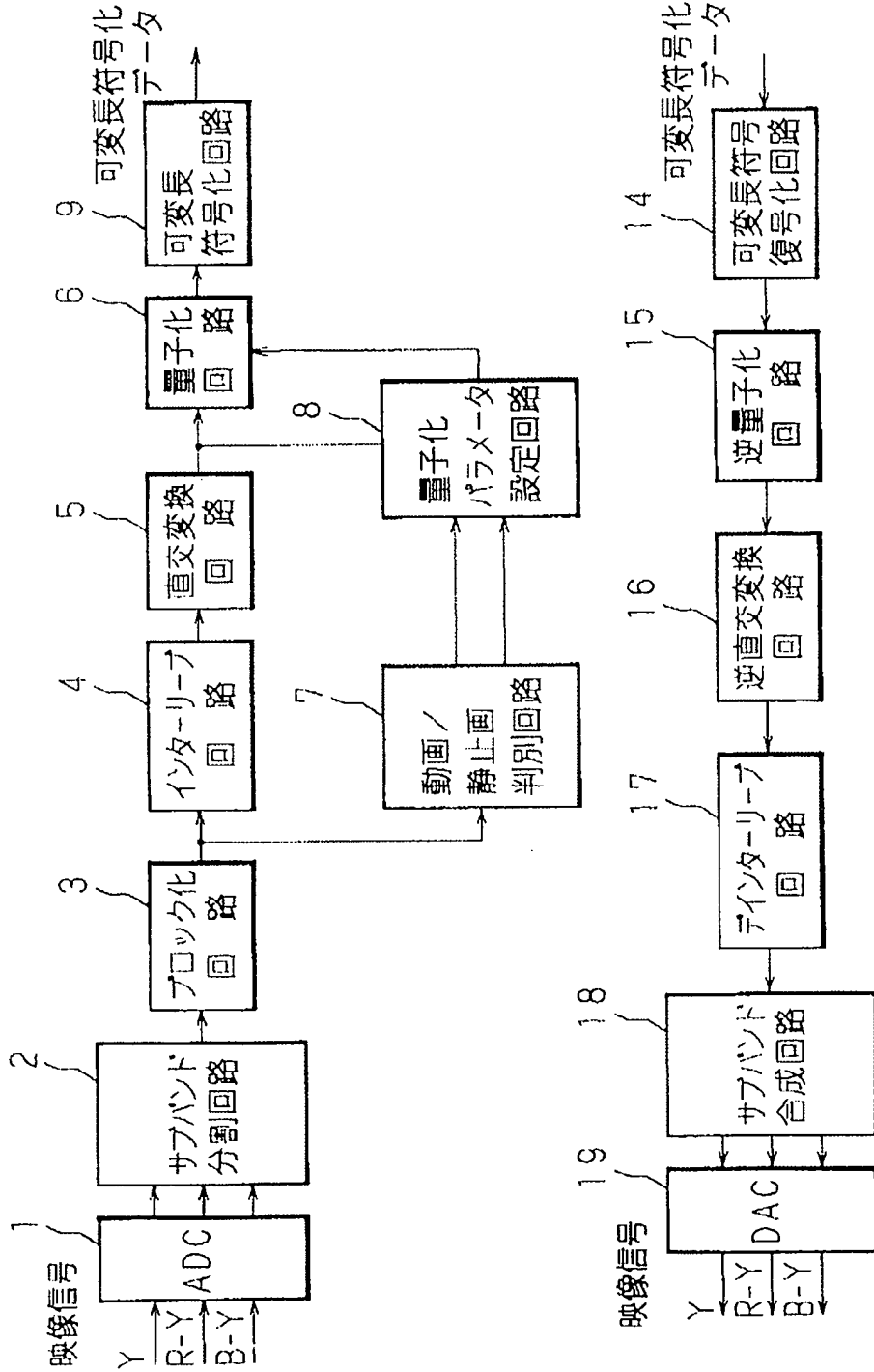
43 復号器

44 符号化回路

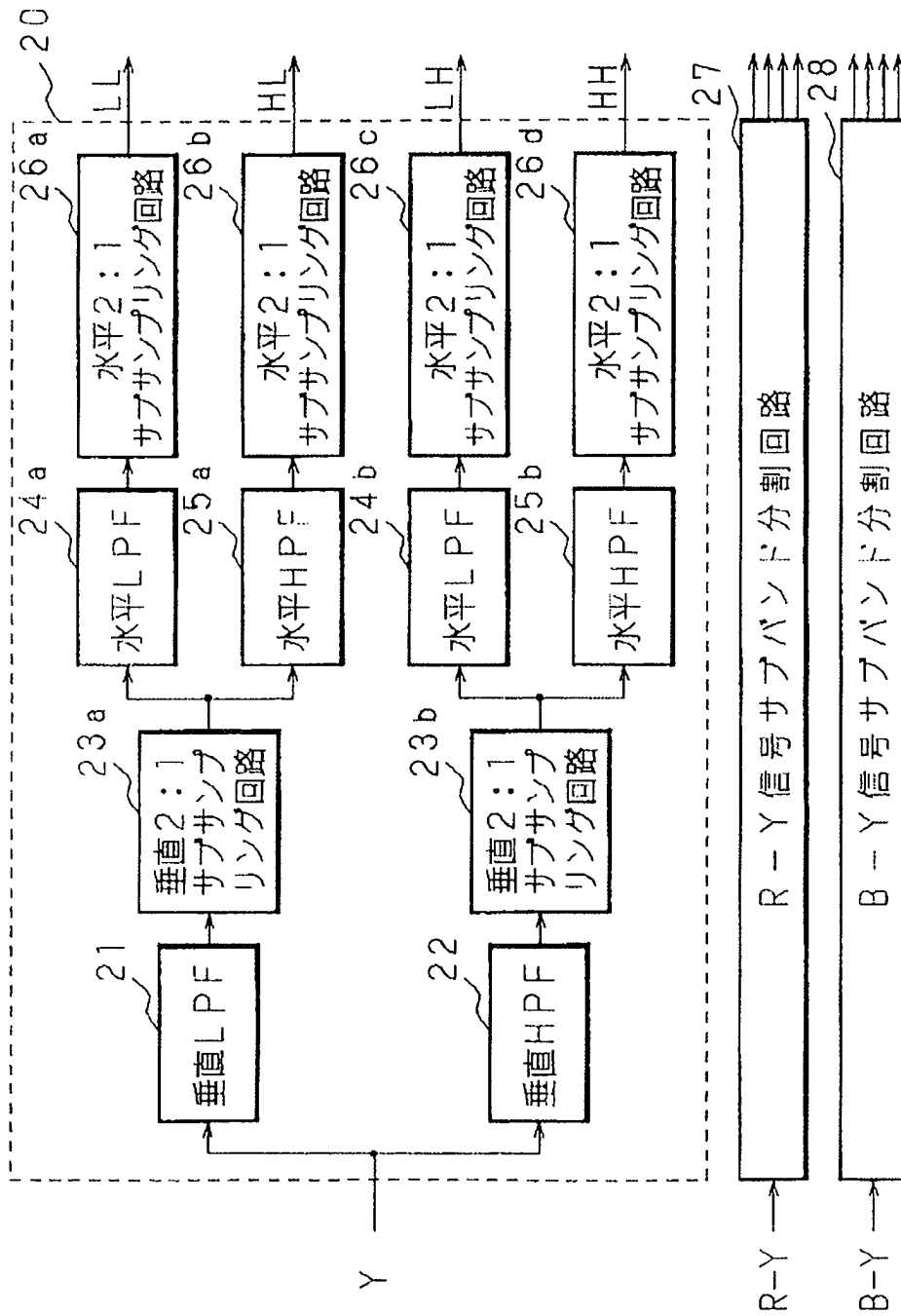
- 45 フレーム化回路
46 フレーム分解回路
47 復号器

- S1 通常再生用信号
S2 高速再生用信号

【図1】

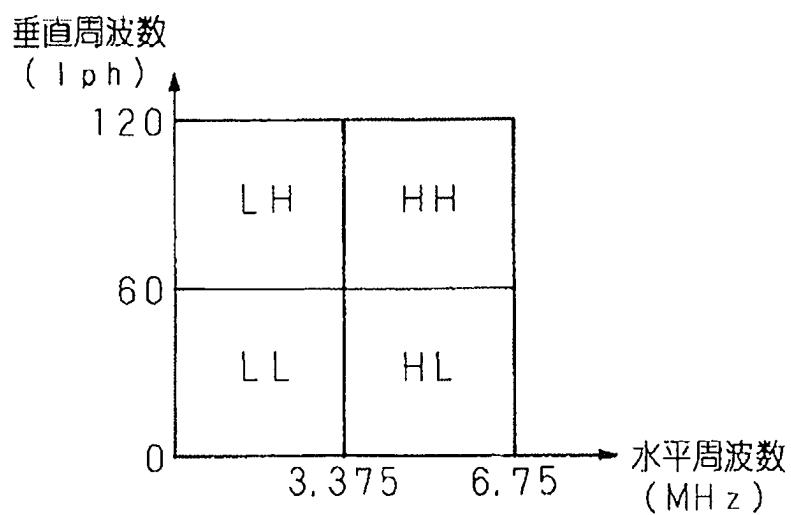


【図2】

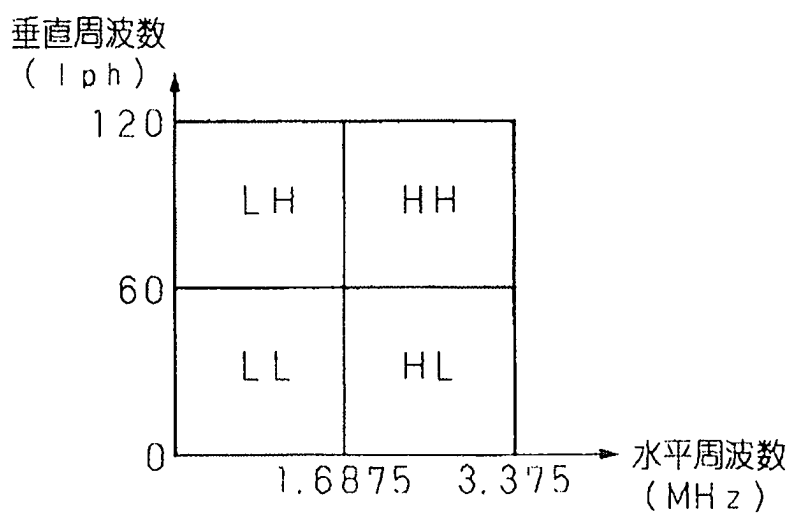


【圖3】

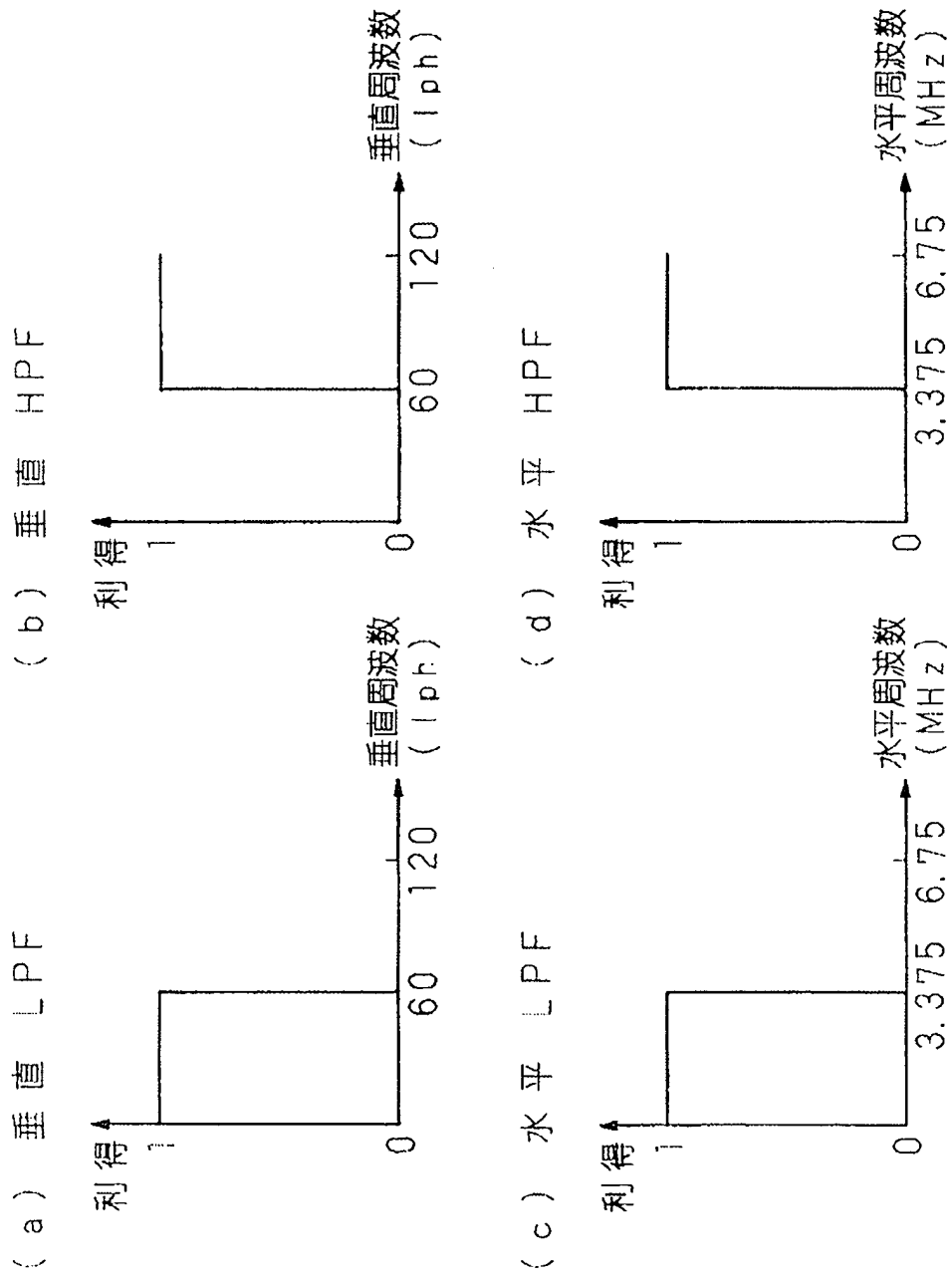
(a) 輝度信号 (Y信号)



(b) 色差信号 (B-Y信号, R-Y信号)



【図4】



【図5】

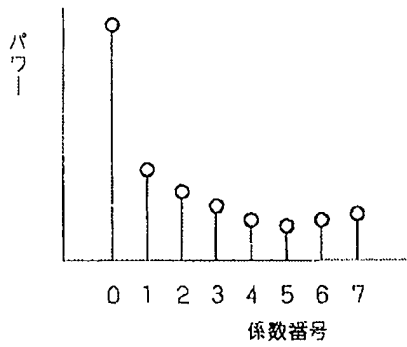
水平方向 →

	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22
1	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22
2	23	24	25	26	27	28	29	30	31	32	33	34	35	36	37	38	39	40	41	42	43	44
3	45	46	47	48	49	50	51	52	53	54	55	56	57	58	59	60	61	62	63	64	65	66
4	67	68																			87	88
5	89	90																			109	110
6	111	112																			131	132
7	133	134																			153	154
8	155	156																			175	176
9	177	178																			197	198
10	199	200																			219	220
11	221	222																			241	242
12	243	244																			263	264
13	265	266	267	268	269	270	271	272	273	274	275	276	277	278	279	280	281	282	283	284	285	286
14	287	288	289	290	291	292	293	294	295	296	297	298	299	300	301	302	303	304	305	306	307	308
15	309	310	311	312	313	314	315	316	317	318	319	320	321	322	323	324	325	326	327	328	329	330

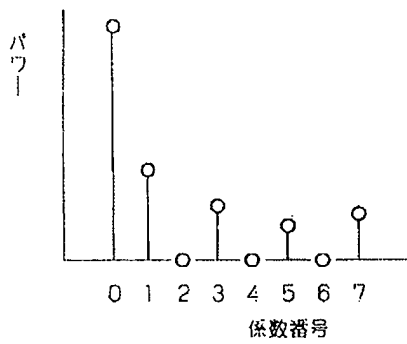
↓ 垂直方向

【図6】

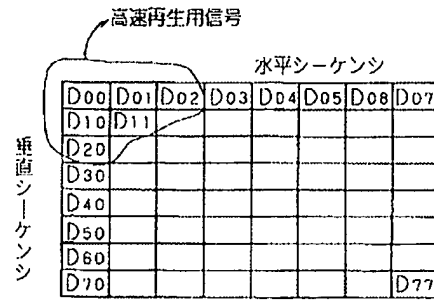
(a) 動 画



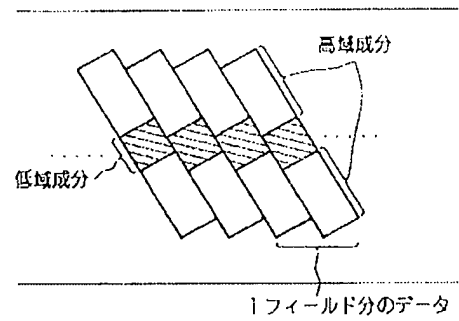
(b) 静 止 画



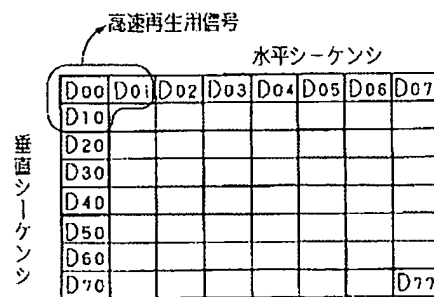
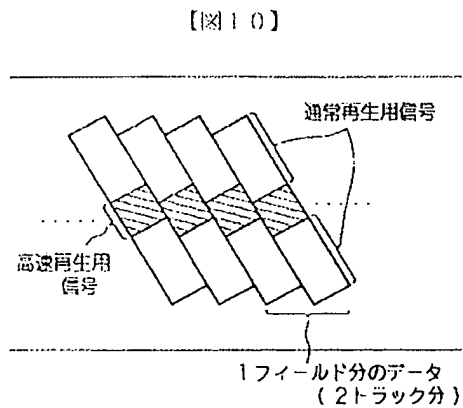
【図9】



【図12】

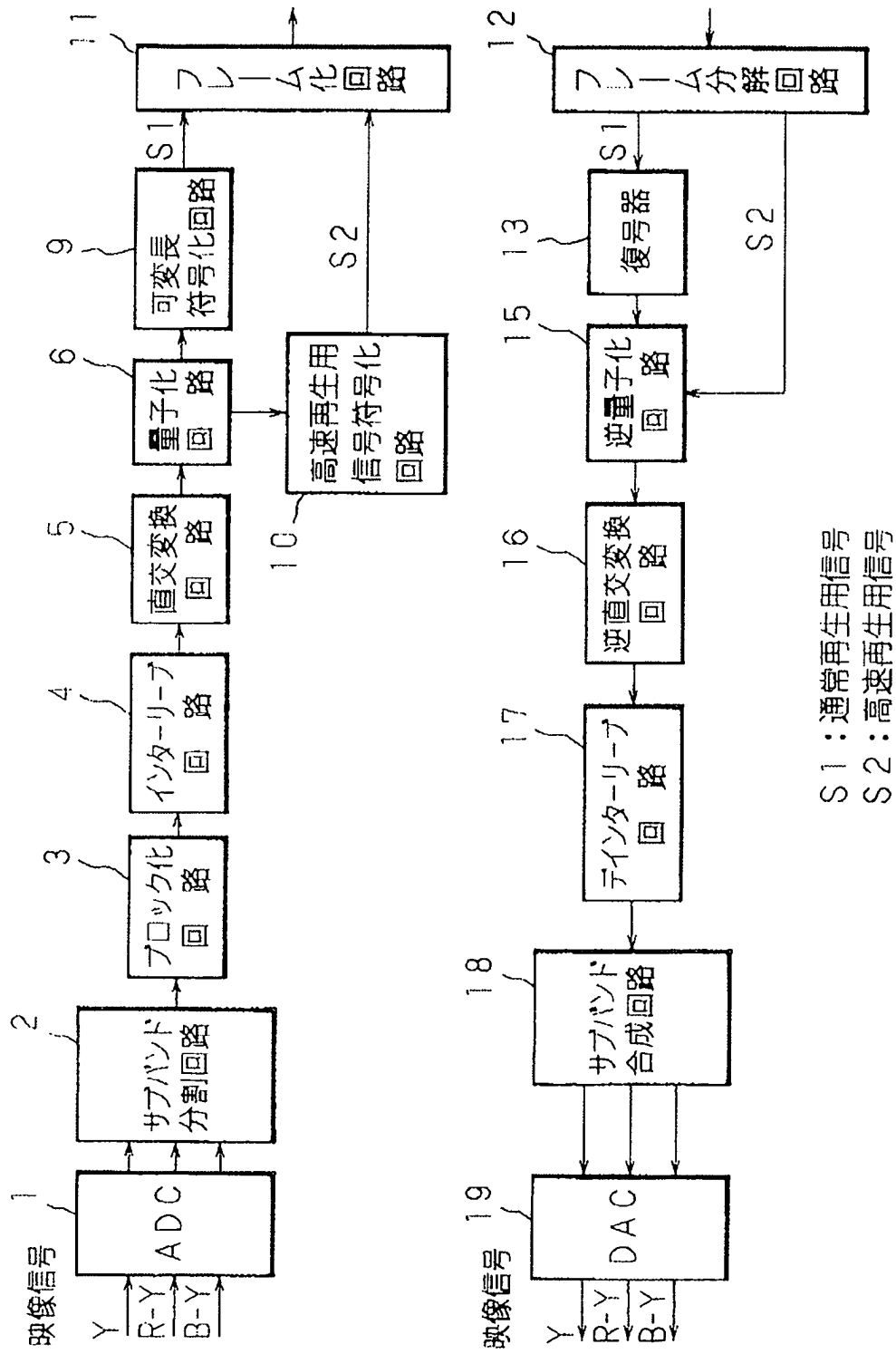


【図14】



[illegible]

【図8】



【図1】

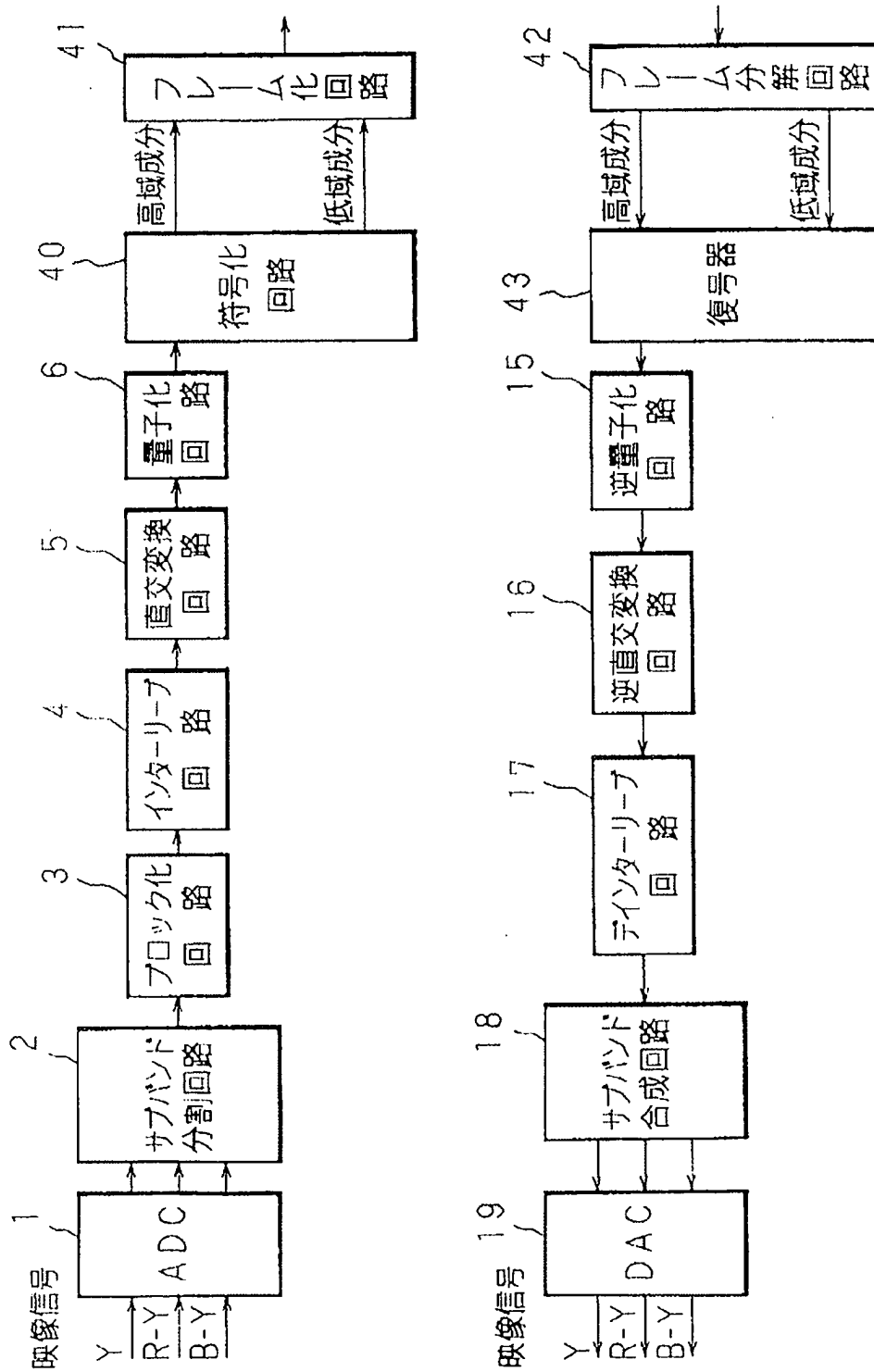


Figure 1 is a block diagram of a video signal processing system. The system is divided into two main sections: a left section for processing Y, R-Y, and B-Y signals, and a right section for processing Y, R-Y, and B-Y signals.

Left Section (Processing Y, R-Y, B-Y signals):

- ADC (1):** Receives Y, R-Y, and B-Y signals.
- Block Conversion Circuit (31):** Receives signals from the ADC and outputs to the interleave circuit.
- Interleave Circuit (4):** Receives signals from the block conversion circuit and outputs to the direct conversion circuit.
- Direct Conversion Circuit (5):** Receives signals from the interleave circuit and outputs to the quantization circuit.
- Quantization Circuit (32):** Receives signals from the direct conversion circuit and outputs to the variable length coding circuit.
- Variable Length Coding Circuit (33):** Receives signals from the quantization circuit and outputs to the Huffman coding circuit.
- Huffman Coding Circuit (35):** Receives signals from the variable length coding circuit and outputs to the high-speed regeneration signal circuit.
- High-Speed Regeneration Signal Circuit (34):** Receives signals from the quantization circuit and outputs to the signal regeneration circuit.

Right Section (Processing Y, R-Y, B-Y signals):

- DAC (19):** Receives Y, R-Y, and B-Y signals.
- Deinterleave Circuit (17):** Receives signals from the DAC and outputs to the inverse direct conversion circuit.
- Inverse Direct Conversion Circuit (16):** Receives signals from the deinterleave circuit and outputs to the inverse quantization circuit.
- Inverse Quantization Circuit (38):** Receives signals from the inverse direct conversion circuit and outputs to the inverse filter.
- Inverse Filter (37):** Receives signals from the inverse quantization circuit and outputs to the Huffman decoding circuit.
- Huffman Decoding Circuit (36):** Receives signals from the inverse filter and outputs to the signal regeneration circuit.

Signal Flow:

- The output of the ADC (1) is Y, R-Y, and B-Y signals.
- The output of the DAC (19) is Y, R-Y, and B-Y signals.
- The output of the Huffman coding circuit (35) is a signal that is fed back to the high-speed regeneration signal circuit (34).
- The output of the Huffman decoding circuit (36) is a signal that is fed back to the signal regeneration circuit (36).

【図15】

